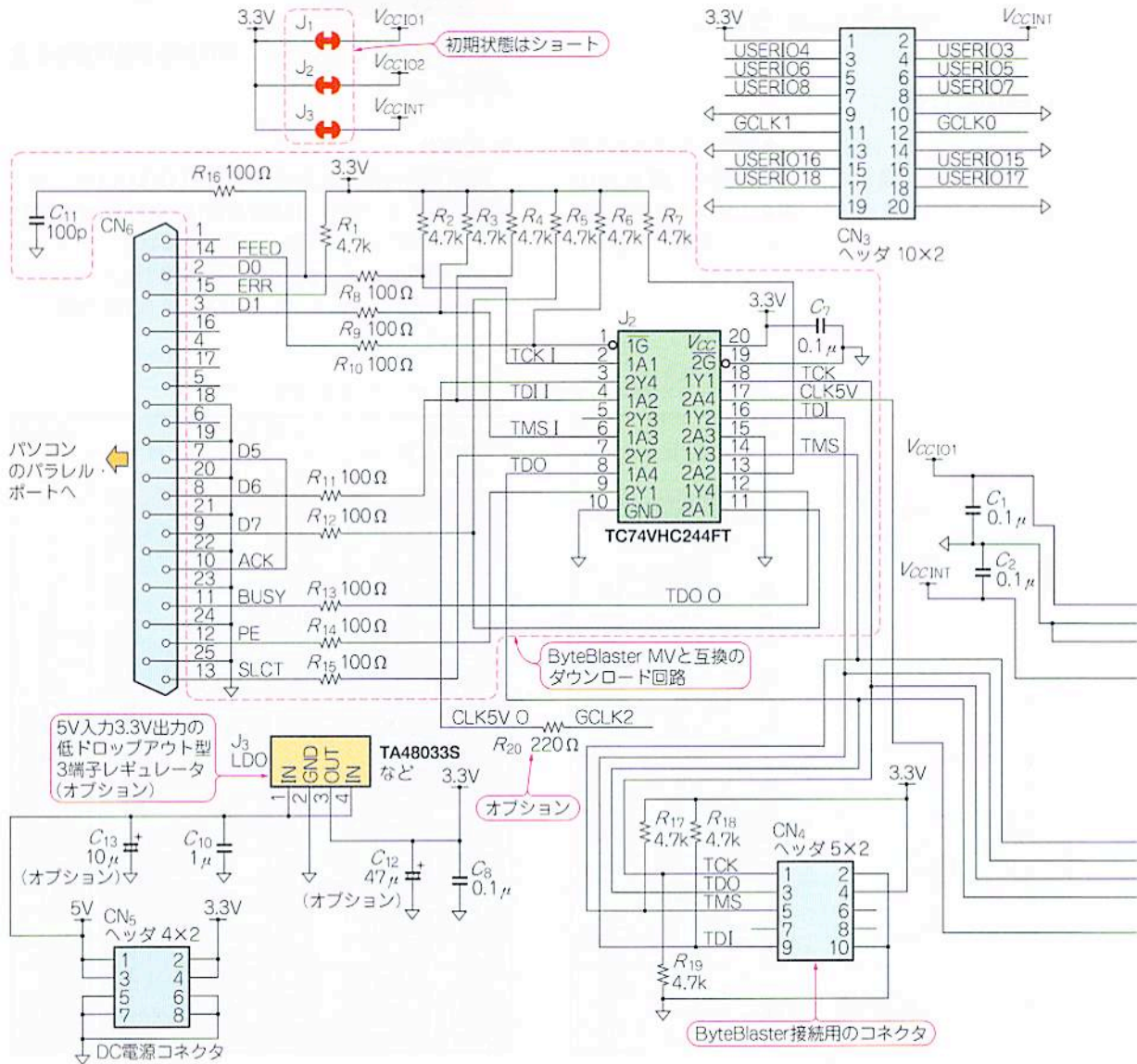


図2 付録CPLD基板の全回路図



かということ、よく見かける **DIPタイプのロジック IC** に換算して数十個に相当するような回路も入ってしまうほどです。

● **低電圧ロジック IC**

MAX IIには、パソコンの**パラレル・ポート**経由でプログラムを書き込みます。

パラレル・ポートから出力される信号の電圧振幅は0Vと5Vの間で変化しますが、MAX IIの入出力端子(以下、I/O)は3.3V動作ですから、**パラレル・ポートとMAX IIは直結できません**。

長いパラレル・ケーブルを使用すると、信号が減衰したり波打ったりして、ダウンロードがうまくいかな

表1 付録CPLD基板の仕様

項目	仕様
基板材質	ガラス・エポキシ (FR-4)
基板層数	2層
外形寸法	70 mm × 50 mm
搭載部品	CPLD (EPM240T100C5)
	TC74VHC244FT
	抵抗、コンデンサ
	水晶発振器 (オプション)
	電源 IC (オプション)
供給電源	電解コンデンサ (オプション)
	I/O ヘッダ (オプション)
	3.3 V (3端子レギュレータを搭載すれば5V入力可)

付録基板のあらまし

回路と仕様

図1に示すのは、付録CPLD基板を動かすために必要な接続例です。図2(次頁)に回路図を、表1(次頁)に付録CPLD基板の仕様を、表2に各コネクタの端子機能を示します。回路図は付録CD-ROMにも収録されています。

表2 付録CPLD基板のコネクタの端子機能

青色部は V_{CC} の I/O バンク1、緑色部は V_{CC} の I/O バンク2、橙色部はダウンロード用信号、ピンク色は電源、灰色はグラウンド

コネクタの端子番号	機能	MAX IIのピン番号	MAX IIのピン番号	機能	コネクタの端子番号
1	GND			GND	2
3	I/O	2	1	I/O	4
5	I/O	100	99	I/O	6
7	I/O	98	97	I/O	8
9	I/O	96	95	I/O	10
11	I/O	92	91	I/O	12
13	I/O	90	89	I/O	14
15	I/O	88	87	I/O	16
17	I/O	86	85	I/O	18
19	GND			GND	20
21	I/O	83	84	I/O	22
23	I/O	81	82	I/O	24
25	I/O	77	78	I/O	26
27	I/O	75	76	I/O	28
29	I/O	73	74	I/O	30
31	I/O	71	72	I/O	32
33	I/O	69	70	I/O	34
35	I/O	67	68	I/O	36
37	GCLK3	63	66	I/O	38
39	V_{CC102}			V_{CC102}	40

(a) CN₁ (入出力信号用)

主な搭載部品

写真1と図1を見ながら、搭載部品を順に紹介しましょう。

CPLD

付録基板の中心にあるICがCPLD(MAXIIシリーズ、アルテラ)です。正式な型番は、EPM240T100C5です。100ピンのパッケージに、240ロジック・エレメント相当のロジック・セルが搭載されています。

240ロジック・エレメントがどのくらいの規模なの

コネクタの端子番号	機能	MAX IIのピン番号	MAX IIのピン番号	機能	コネクタの端子番号
1	V_{CC101}			V_{CC101}	2
3	I/O	19	20	I/O	4
5	I/O	21	26	I/O	6
7	I/O	27	28	I/O	8
9	I/O	29	30	I/O	10
11	I/O	33	34	I/O	12
13	I/O	35	36	I/O	14
15	I/O	37	38	I/O	16
17	I/O	39	40	I/O	18
19	I/O	41	42	I/O	20
21	GND			GND	22
23	I/O	43	44	I/O	24
25	I/O	47	48	I/O	26
27	I/O	49	50	I/O	28
29	I/O	51	52	I/O	30
31	I/O	53	54	I/O	32
33	I/O	55	56	I/O	34
35	I/O	57	58	I/O	36
37	I/O	61	62	GCLK2	38
39	GND			GND	40

(b) CN₂ (入出力信号用)

コネクタの端子番号	機能	MAX IIのピン番号	MAX IIのピン番号	機能	コネクタの端子番号
1	3.3V 電源			V_{CCINT}	2
3	I/O	4	3	I/O	4
5	I/O	6	5	I/O	6
7	I/O	8	7	I/O	8
9	GND			GND	10
11	GCLK1	14	12	GCLK0	12
13	GND			GND	14
15	I/O	16	15	I/O	16
17	I/O	18	17	I/O	18
19	GND			GND	20

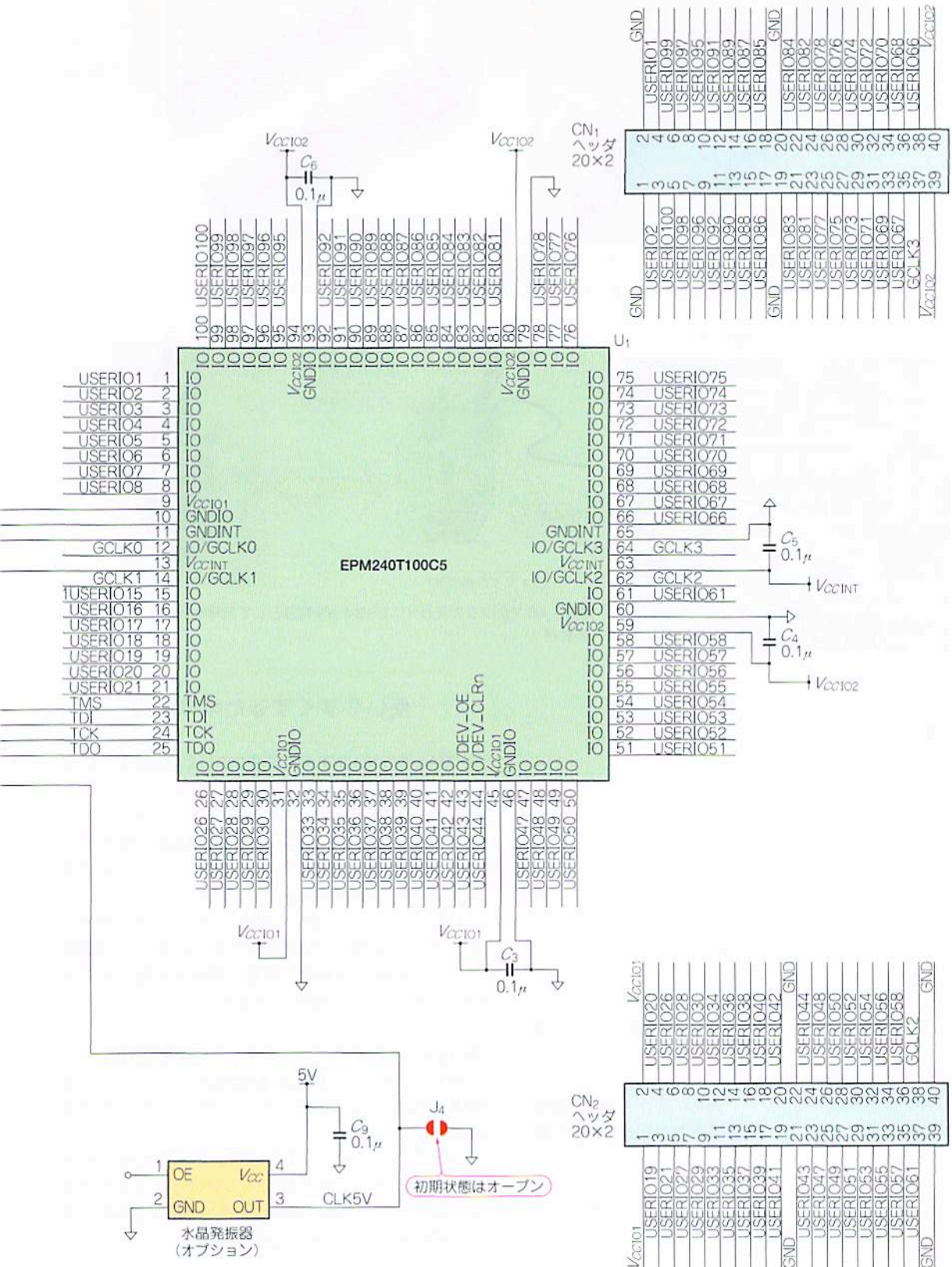
(c) CN₃ (入出力信号用)

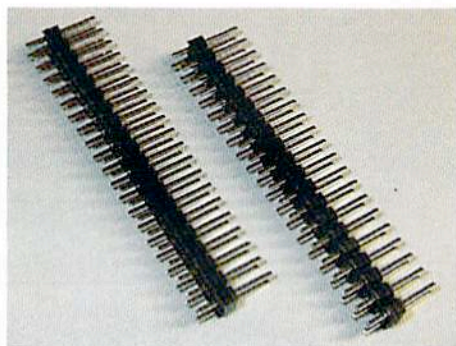
コネクタの端子番号	機能	機能	コネクタの端子番号
1	TCK	GND	2
3	TDO	3.3V	4
5	TMS	N.C.	6
7	N.C.	N.C.	8
9	TDI	GND	10

(d) CN₄ (JTAG用)

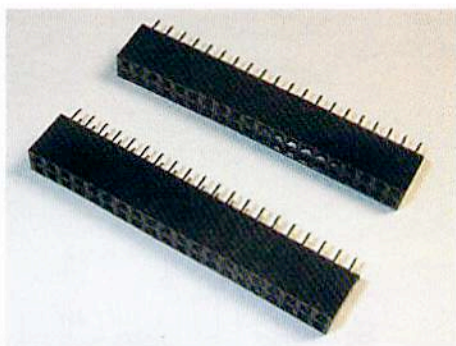
コネクタの端子番号	機能	機能	コネクタの端子番号
1	5V	3.3V	2
3	5V	3.3V	4
5	GND	GND	6
7	GND	GND	8

(e) CN₅ (電源用)



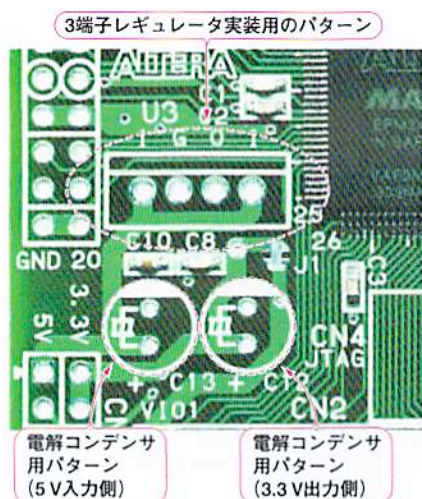


(a) ピン・ヘッダ(40ピン, 2列)



(b) ピン・ソケット(40ピン, 2列)

写真2 付録CPLD基板の入出力コネクタ(CN₁~CN₃)に挿入する部品



3端子レギュレータ実装用のパターン

電解コンデンサ
用パターン
(5V入力側)

電解コンデンサ
用パターン
(3.3V出力側)

写真3 3端子レギュレータ周辺のプリント・パターン

付録CPLD基板を5Vで動作させるときは、ここに低ドロップアウト型、3.3V出力の3端子レギュレータを挿入する

いこともあります。そこで、レベル変換と波形整形をするためのバッファとして、低電圧ロジックTC74VHC244FT(東芝)を搭載しています。

● コンデンサや抵抗

MAX II やロジック IC の動作を支えているのが、チップ・コンデンサやチップ抵抗(パナソニック エレクトロニクスデバイス)です。

コンデンサは、MAX II を安定に動作させる役割を果たします。MAX II の電源端子のできるだけ近い位置に配置するのが基本です。

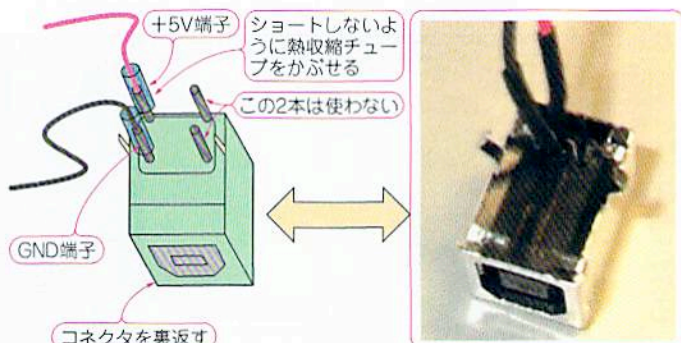


図4 ACアダプタの代わりにUSBを5V電源として利用するときのコネクタ部の処理

使いやすくするための配慮

- MAX II の I/O がすべてコネクタに引き出されている
MAX II には 100 本の端子がありますが、そのうちの 80 本を信号の入出力用として使うことができます。付録CPLD基板では、これら 80 本の入出力端子(I/O という)をすべて利用できるように、三つのコネクタ(CN₁, CN₂, CN₃)に引き出しました。
特にCN₃には、3.3Vの電源とGND、2本のクロック、そして10本のI/Oが配線されています。LEDやスイッチを組み合わせただ程度の簡単な回路であれば、CN₃だけで十分な実験ができます。

● ピン・ヘッダとピン・ソケットの両方に対応

CN₁~CN₃は、写真2(a)に示すピン・ヘッダと、写真2(b)に示すピン・ソケットの両方に対応した穴径になっています。

CN₁とCN₂には、入手性の良いピン数(CN₁とCN₂は20×2、CN₃は10×2)を取り付けることができます。ピン・ヘッダは、2列、80ピンの長いものを必要な長さにカットして使ってください。